

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06152096 A**(43) Date of publication of application: **31.05.94**

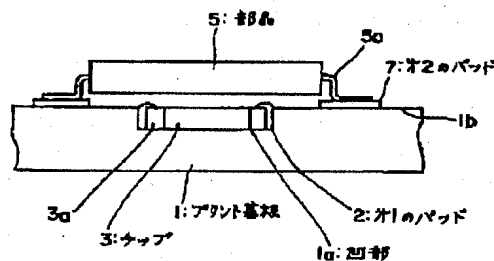
(51) Int. Cl

**H05K 1/18**(21) Application number: **04303973**(22) Date of filing: **13.11.92**(71) Applicant: **FUJITSU LTD**(72) Inventor: **TONO YOSHINARI  
WATANABE TAKESHI**(54) **PACKAGING STRUCTURE OF PART**

## (57) Abstract:

**PURPOSE:** To make thin a printed circuit board unit and to achieve its high density for a packaging structure of parts where a chip and flat lead type parts are packaged together.

**CONSTITUTION:** The title structure is provided with a printed circuit board 1 where a recessed part 1a with a first pad 2 is formed, a chip 3 which has an electrically joined terminal 3a and is buried into the recessed part 1a, a second pad 7 which is formed around the recessed part 1a, and flat lead type parts 5 which are packaged so that they are overlapped with the chip 3.



COPYRIGHT: (C)1994,JPO&amp;Japio

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-152096

(43)公開日 平成6年(1994)5月31日

(51)Int.Cl.<sup>4</sup>

H05K 1/18

識別記号

庁内整理番号

F I

技術表示箇所

S 9154-4E

R 9154-4E

審査請求 未請求 請求項の数1(全4頁)

(21)出願番号 特願平4-303973

(22)出願日 平成4年(1992)11月13日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 東野 良成

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 渡辺 剛

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 山川 雅男

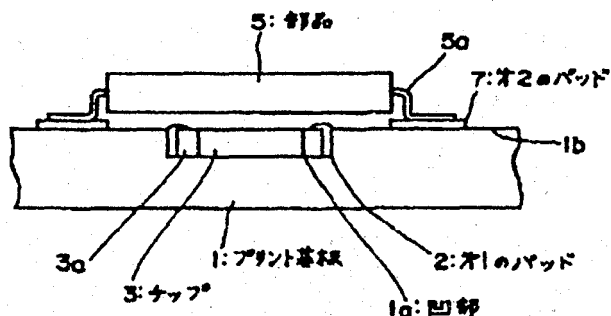
(54)【発明の名称】 部品の実装構造

(57)【要約】

【目的】 部品の実装構造に係り、特にチップとフラットリードタイプの部品とが混在実装されるような部品の実装構造に関し、プリント基板ユニットの薄型化および高密度化を図る。

【構成】 第1のパッド2を有する凹部1aが形成されたプリント基板1と、該第1のパッド2と電気的に接合される端子3aを有し、該凹部1aに埋設されるチップ3と、該凹部1aの周囲に形成された第2のパッド7と、該第2のパッド7と電気的に接合されて、該チップ3と直なるようにして実装されるフラットリードタイプの部品5とを有するよう構成する。

本発明の実施例を示す図



1

## 【特許請求の範囲】

【請求項1】 第1のパッド(2)を有する凹部(1a)が形成されたプリント基板(1)と、  
該第1のパッド(2)と電気的に接合される端子(3a)を有し、該凹部(1a)に埋設されるチップ(3)と、  
該凹部(1a)の周囲に形成された第2のパッド(7)と、  
該第2のパッド(7)と電気的に接合されて、該チップ(3)と重なるようにして実装されるフラットリードタイプの部品(5)と、  
から構成されることを特徴とする部品の実装構造。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、部品の実装構造に係り、特にチップとフラットリードタイプの部品とが混在実装されるような部品の実装構造に関するものである。

【0002】 近年、小型機器の薄型化、小型化に伴い、プリント基板ユニットの薄型化、高密度化が要求されており、今後も小型化、薄型化が進むと考えられる。このため、プリント基板ユニットの薄型化、高密度化を図る必要がある。

## 【0003】

【従来の技術】 図4と図5を通じて同一符号を付したものは同一対象物をそれぞれ示すものである。

【0004】 従来は、図4(a)に示すように、所定のパターンがその表面に形成されたプリント基板30に、同図(b)に示すクリーム半田を有するパッド31を形成し、同図(c)に示す両端に端子33を有するチップ32がそのパッド31と位置合わせする。

【0005】 そして、同図(d)に示すように、チップ32とパッド31とをリフローして半田34にて接合していた。図5はプリント基板30にチップ32を実装した状態を示す断面図であり、このようにプリント基板30に実装されたチップ32と図示しないフラットリードタイプの部品を実装するには、チップ32の実装領域とは異なる領域にフラットリードタイプの部品を実装していた。

## 【0006】

【発明が解決しようとする課題】 しかしながら、従来ではチップとフラットリードタイプの部品とを混在して実装するには、それぞれプリント基板に対して平面的な二次元実装を行っていたため、タイプの異なる部品はそれぞれ専用の実装領域を必要とし、高密度実装に支障を来していた。

【0007】 また、チップはプリント基板の表面に実装されていたため、プリント基板の薄型化にも支障を来していた。従って、本発明では、プリント基板ユニットの薄型化および高密度化を図るものである。

## 【0008】

2

【課題を解決するための手段】 上記目的は、第1のパッド2を有する凹部1aが形成されたプリント基板1と、該第1のパッド2と電気的に接合される端子3aを有し、該凹部1aに埋設されるチップ3と、該凹部1aの周囲に形成された第2のパッド7と、該第2のパッド7と電気的に接合されて、該チップ3と重なるようにして実装されるフラットリードタイプの部品5と、から構成されることを特徴とする部品の実装構造、によって達成される。

## 【0009】

【作用】 即ち、本発明によれば、チップをプリント基板に埋設実装することで、プリント基板ユニットの薄型化を図れ、また、チップの実装領域と部品の実装領域とを共有化することで、高密度化を図ることが可能となる。

## 【0010】

【実施例】 以下、本発明の望ましい実施例を図面を用いて詳細に説明する。図1は本発明の実施例を示す図である。

【0011】 図2は本実施例の実装手順を示す図～その1～である。図3は本実施例の実装手順を示す図～その2～である。尚、図1乃至図3において、同一符号を付したものは同一対象物をそれぞれ示すものである。

【0012】 図1に示すように、プリント基板1には所定の深さを有する凹部1aが形成されており、更にその凹部1aには第1のパッド2が形成されている。この凹部1aに対してその両端に端子3aを有するチップ3を埋設し、第1のパッド2の表面と端子3aの表面にまたがってクリーム半田を印刷する。

【0013】 更に、チップ3が実装された実装領域の外側に第2のパッド7が形成されており、第2のパッド7と対応するリード5aを有するフラットリードタイプの部品5が、チップ3の上方におかれ、リフローにより、三次元的に実装される。

【0014】 このようにすることで、プリント基板ユニットの薄型化および高密度化を図ることができる。次に本実施例における実装手順について図2および図3を用いて説明する。

【0015】 図2(a)に示すように、後述するチップが埋設される程度の大きさおよび深さを有する凹部1aを部品実装面1bに形成する。この凹部1aには、チップと電気的接続を得るためパッド2が形成されている。

【0016】 図2(b)に示すように、このように形成されたプリント基板1にその両端に端子3aを有するチップ3を位置合わせし、埋設させる。図2(c)は、プリント基板1にチップ3を埋設させた状態を示し、且つ、第1のパッド2の表面と端子3aの表面にまたがってクリーム状の半田4を印刷したものである。この時点ではチップ3はプリント基板1に半田付されていない。

【0017】 尚、図2(c)と図3(d)は同一なものである。次に図3(e)に示すように、プリント基板1

3

に埋設されたチップ3の周囲に且つ枠状にパッド7を形成すると共に、部品実装面1bからフラットリードタイプの部品5が各リード5aがパッド7と対応するように位置合わせする。

【0018】この状態においては、チップ3が実装された領域を含んだ領域がフラットリードタイプの部品5の実装エリア6となる。更にこのパッド7の表面にはクリーム半田が塗布されているものである。

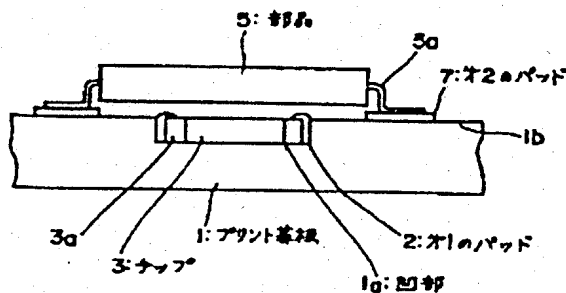
【0019】フラットリードタイプの部品5のプリント基板1のパッド7に対する位置合わせが終了すると、リフローし、プリント基板1に部品5及びチップ3を半田付けする。

【0020】

【発明の効果】以上説明したように本発明によれば、部品の実装密度を高めることができると共に、プリント基板ユニットの薄型化が図れ、小型機器への実装技術に寄与するところが大い。

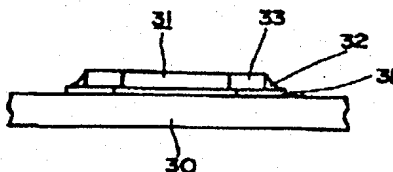
【図1】

本発明の実施例1を示す図



【図5】

従来の実装構造1を示す図



4

【図面の簡単な説明】

【図1】 本発明の実施例を示す図である。

【図2】 本実施例の実装手順を示す図～その1～である。

【図3】 本実施例の実装手順を示す図～その2～である。

【図4】 従来の実装手順を示す図である。

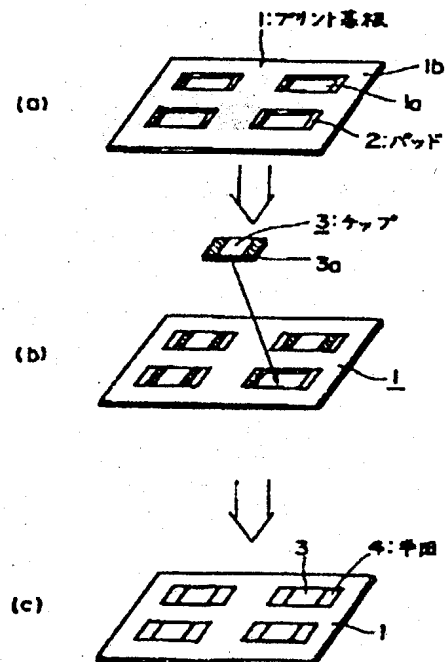
【図5】 従来の実装構造を示す図である。

【符号の説明】

- 10
- 1 プリント基板,
  - 1a 凹部,
  - 2 第1のパッド,
  - 3 チップ,
  - 3a 端子,
  - 5 部品 (フラットリードタイプ),
  - 7 第2のパッド,

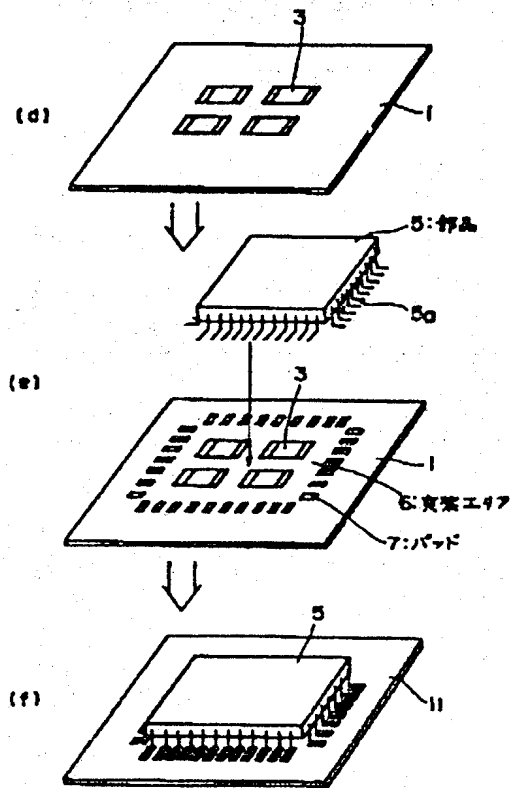
【図2】

本実施例の実装手順1を示す図～その1～



【図3】

本発明例の実装手順を示す図～1の2～



【図4】

従来の実装手順を示す図

